

Stuttgarter Mikroelektronik-Forscher und Robert Bosch GmbH kooperieren

Die Fähigkeit der Herstellung ultradünner Chips wird künftig bei Anwendungen im Bereich der Mikroelektronik und Mikrosystemtechnik, wie z. B. dreidimensionalen integrierten Schaltungen (3D IC) und Systems-in-foil (SiF) eine zentrale Rolle spielen.

IMS CHIPS und die Robert Bosch GmbH haben einen Kooperationsvertrag zur gemeinsamen Entwicklung und Vermarktung eines Herstellungsverfahrens für ultradünne Chips unterzeichnet. Die Robert Bosch GmbH Reutlingen und das Institut für Mikroelektronik Stuttgart (IMS CHIPS) haben ihre Schutzrechte zu einerseits den auf porösem Silizium basierten APSM Drucksensoren von Bosch und andererseits den so genannten Chipfilm(TM) - und Pick, Crack & Place(TM) - Prozessen zur Fertigung dünner Chips von IMS CHIPS zusammengefasst. Die Partner wollen Ihre Entwicklungsaktivitäten bündeln, um die Chipfilm(TM) Technologie für die industrielle Massenproduktion zu qualifizieren.

Die bahnbrechende Chipfilm(TM) -Technologie wurde von IMS CHIPS entwickelt und erstmalig beim IEEE International Devices Meeting (IEDM) im Jahr 2006 vorgestellt. Während dieses Vorprozesses werden extrem flache Hohlräume unter den Chipoberflächen auf dem Wafer erzeugt. Die Hohlräume entstehen durch zweistufiges anodisches Ätzen in die Waferoberfläche, Sintern und epitaktisches Überwachsen, womit die angestrebte Chipdicke festlegt und für integrierte Schaltungen verwendbares Silizium erzeugt wird. In dieser Phase des Waferprozesses sind die Chipgebiete noch fest mit dem Substrat verbunden, und zwar sowohl durch laterale Verankerungen als auch durch den Unterdruck, der in den extrem flachen Kavernen herrscht. Die Chipfilm(TM) -Wafer können wie herkömmliche Substrate in der Halbleiterfertigung eingesetzt werden. Im Anschluss an die Schaltungsintegration werden Gräben mit Hilfe des von Bosch entwickelten "DRIE"-Prozesses entlang den Chipseiten bis hinunter zu den vergrabenen Hohlräumen geätzt, wobei lediglich wenige Ankerpunkte zwischen den Chips und dem Wafersubstrat belassen werden. Während des Pick, Crack&Place(TM) -Prozesses werden die Anker gebrochen, die Chips von den Wafern entnommen und direkt der endgültigen Bestimmung zugeführt. Die verbleibenden Siliziumsubstrate können wieder verwendet werden.

Kontakt:

Institut für Mikroelektronik Stuttgart
Allmandring 30 A
70569 Stuttgart
Tel.: 0711 218550
www.ims-chips.de